

Notions d'IPMI et retour d'expérience du LAPP

Ecole d' électronique numérique

Fréjus – 28 novembre 2012

Nicolas LETENDRE

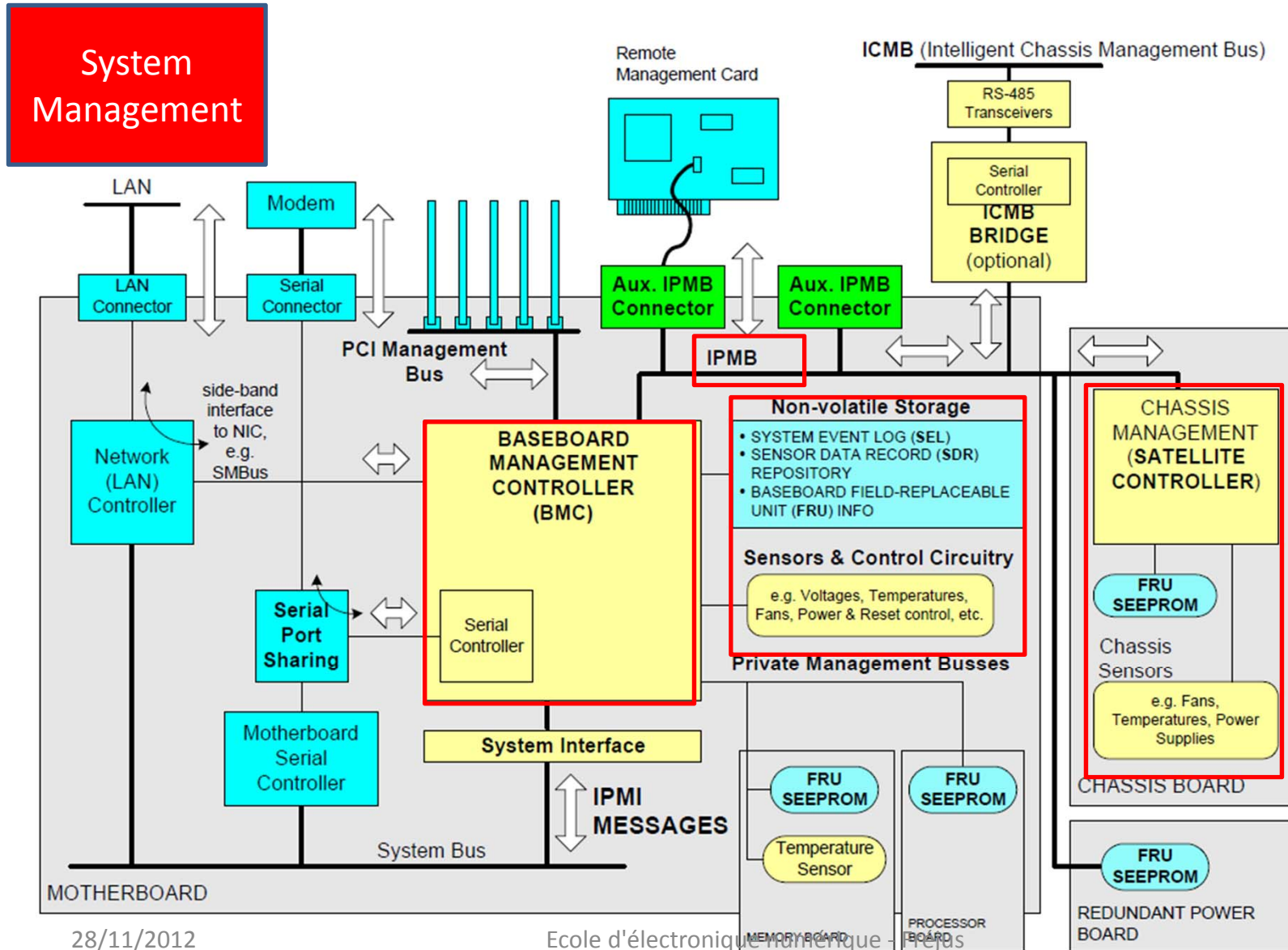
L'IPMI (Intelligent Platform Management Interface)

- Définition d'Interfaces de bas niveau pour la gestion de systèmes informatiques.
- Développé par Intel, et largement utilisé par les fabricants.
<http://www.intel.com/design/servers/ipmi/spec.htm>
- Permet:
 - Surveillance, alertes (température, tensions...)
 - Contrôle (reset, vitesse ventilateurs...)
 - Inventaire
 - Enregistrement d'évènements (Logging)

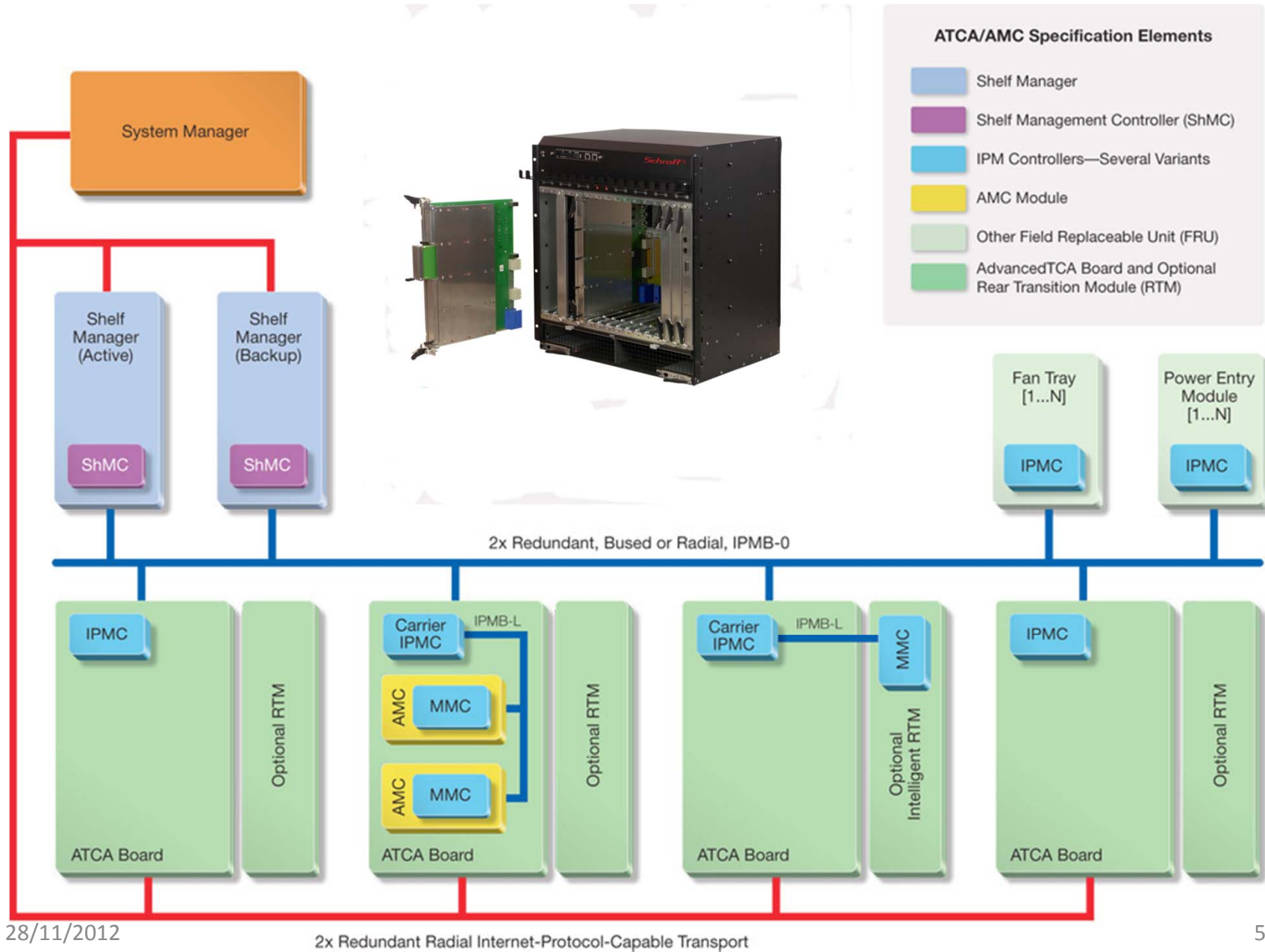
IPMI

- Avantages:
 - Independent d'un OS, BIOS ou processeur
 - Multiplateforme (Standardisé)
 - Modulaire
 - Système haute-disponibilité
- Dialogue avec le contrôleur (BMC) défini par différentes interfaces:
 - LAN
 - Serial / Modem
 - PCI Management Bus
 - System Interface
 - IPMB (Intelligent Platform Management Bus)
 - ICMB (Intelligent Chassis Management Bus)
- Communication par message, structure du message identique quel que soit le media de communication
- Le choix du hardware pour le contrôle de l'IPMI n'est pas défini.

Architecture IPMI

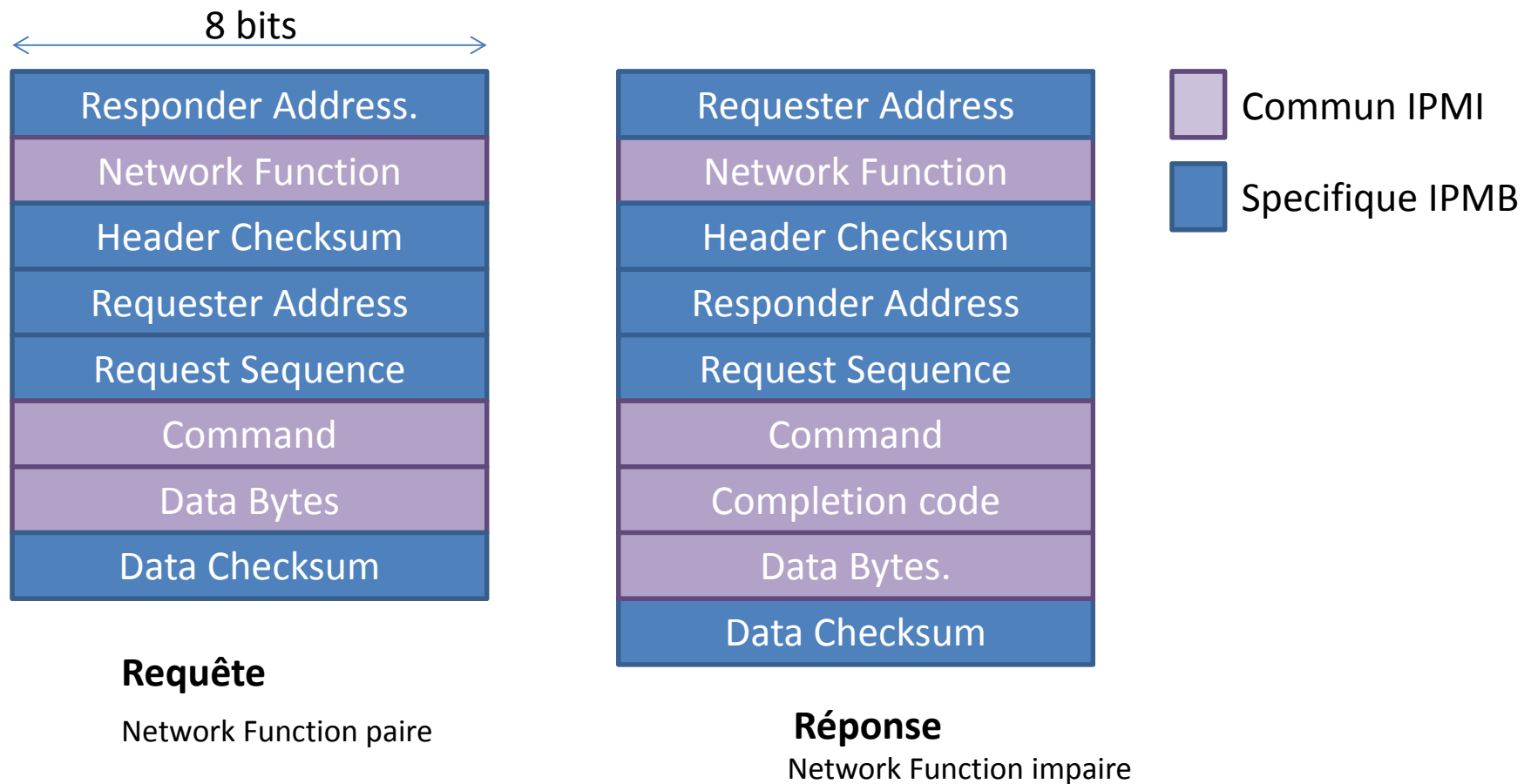


L'IPMI dans l'ATCA

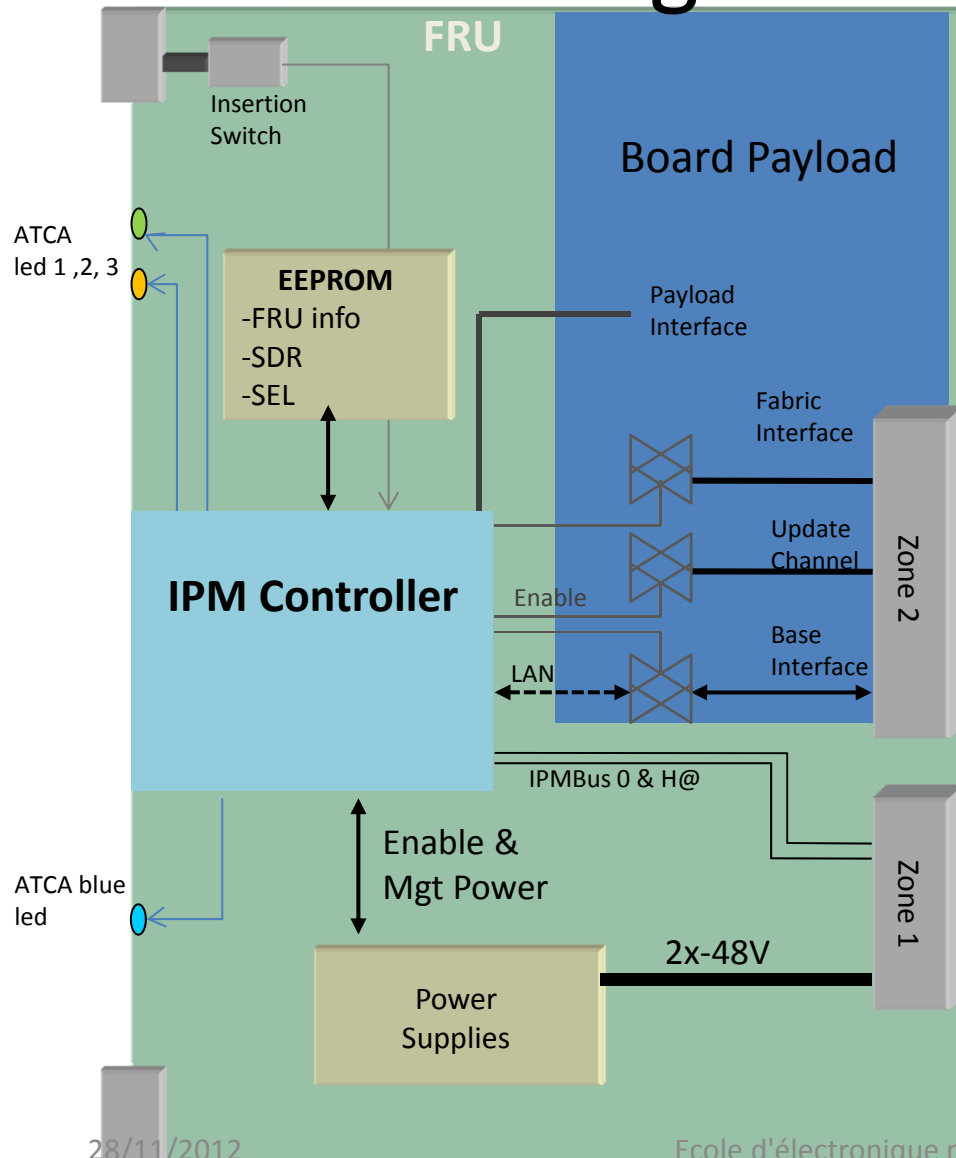


Messages IPMB

- Dialogue par paquet, base sur un protocole **requête / réponse**.



IPMC Intelligent Platform Management Controller

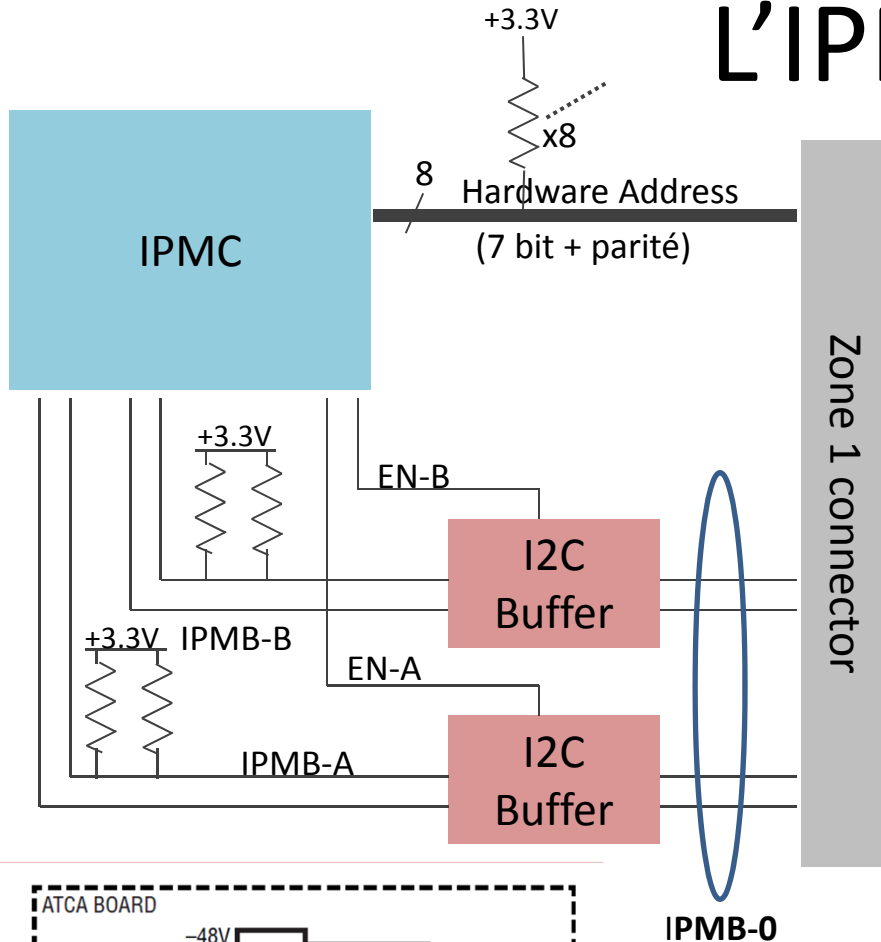


- Tous les **FRU** (Field Replacable Unit) attachés à l'IPMB-0 doivent avoir un **IPM Controller**
- Communique avec le Shelf Manager a travers l'IPMB-0
- L'IPMC gère:
 - Sensor Management (SDR)
 - Les événements
 - FRU information
 - Backplane interconnect
 - Power Management
 - Payload Interface

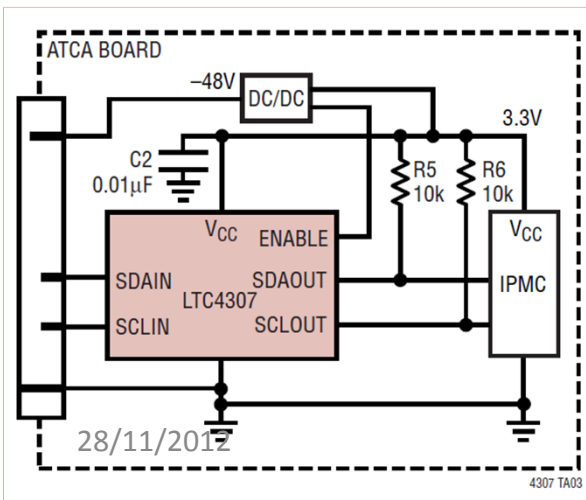
IPMC – SDR – FRU - SEL

- **SDR** (Sensor Data Record) décrit la configuration des “capteurs” d’une FRU
 - Type, emplacement et nombre de capteurs
 - Seuil d’alerte
 - Capacité à générer un événement
 - Interprétation des données
 - Capteur de température obligatoire
- **FRU Information**
 - Description (fabricant, nom du produit, modèle, numéro de série)
 - Description des connexions vers le backplane (E-Keying). Type de protocole, sur quel canal
 - Puissance nécessaire
- **SEL** (System Event Log)
 - Garde une trace des différents événements des capteurs
 - Obligatoire pour le Shelf Manager, pas pour l’IPMC
- **Payload interface**
 - Implémentation libre, pas obligatoire

L'IPMB-0



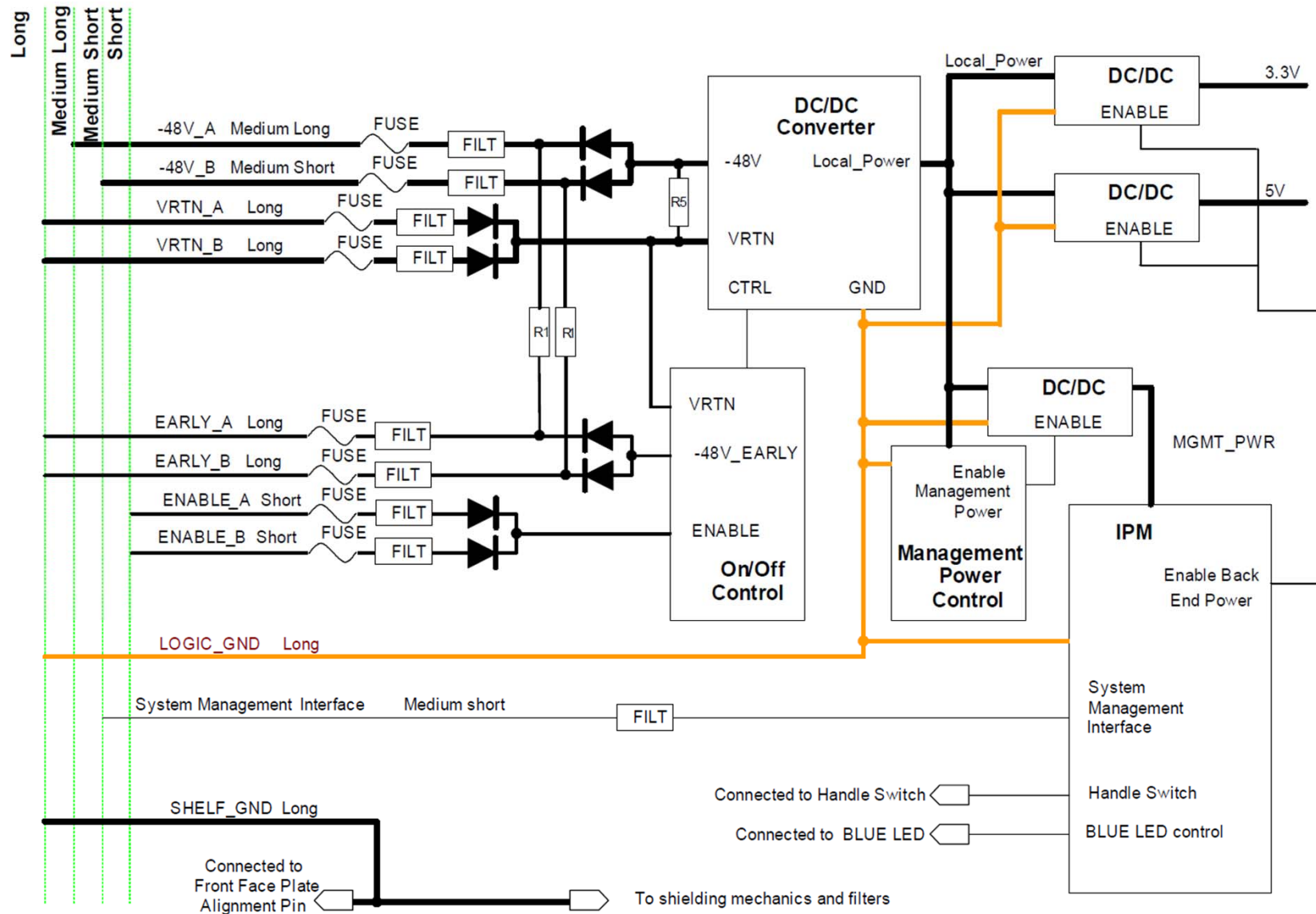
- Redondance: IPMB-A et IPMB-B
- Bus I2C:
 - Multi-maître
 - 3.3V @100kHz max
 - Architecture radial ou bus.
- Ecritures uniquement
- Contraintes
 - Gestion d'un Timeout
 - $C_{max} = 22\text{pF}$
 - Capacité a isoler les bus (reset, watchdog, fault)
 - Monitoring des lignes I2C et recouvrement en cas de blocage
 - Hot Swap (rejection de transitoires)



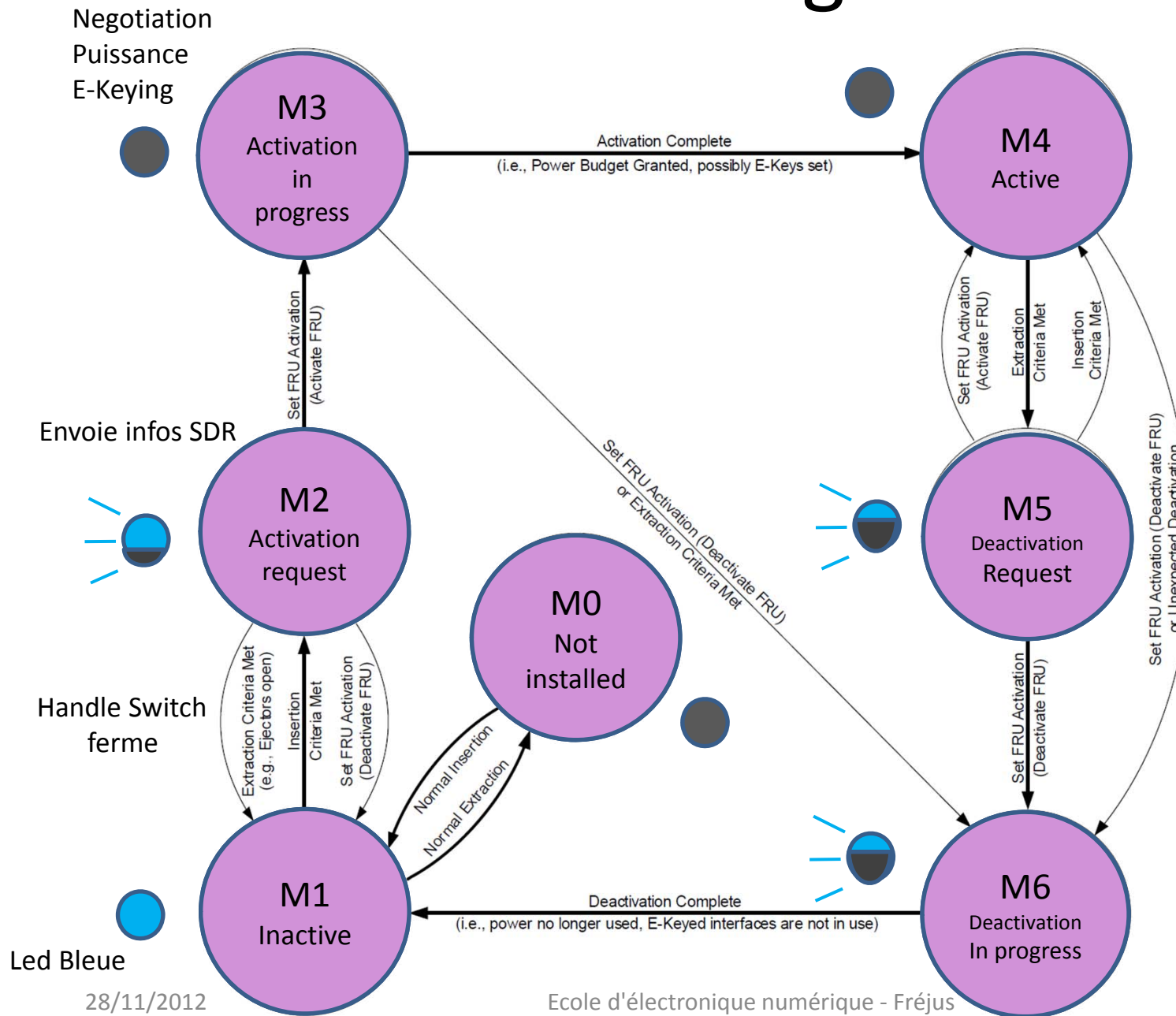
Power Management

- Redondance: -48V A et B
- Puissance max d'une FRU:
 - A la mise sous tension: 15W
 - Après négociation: 400W
- Alimentations locales isolées du -48V
- Fusibles sur les rails d'alim, avec surveillance des fusible
- Les FRU doivent fonctionner avec une tension comprise entre -39V et -72V, supporter l'inversion de polarité, supporter les transitoires
- Contrôle du courant d'appel
- Stockage d'énergie (capacité) avec décharge a la mise hors tension

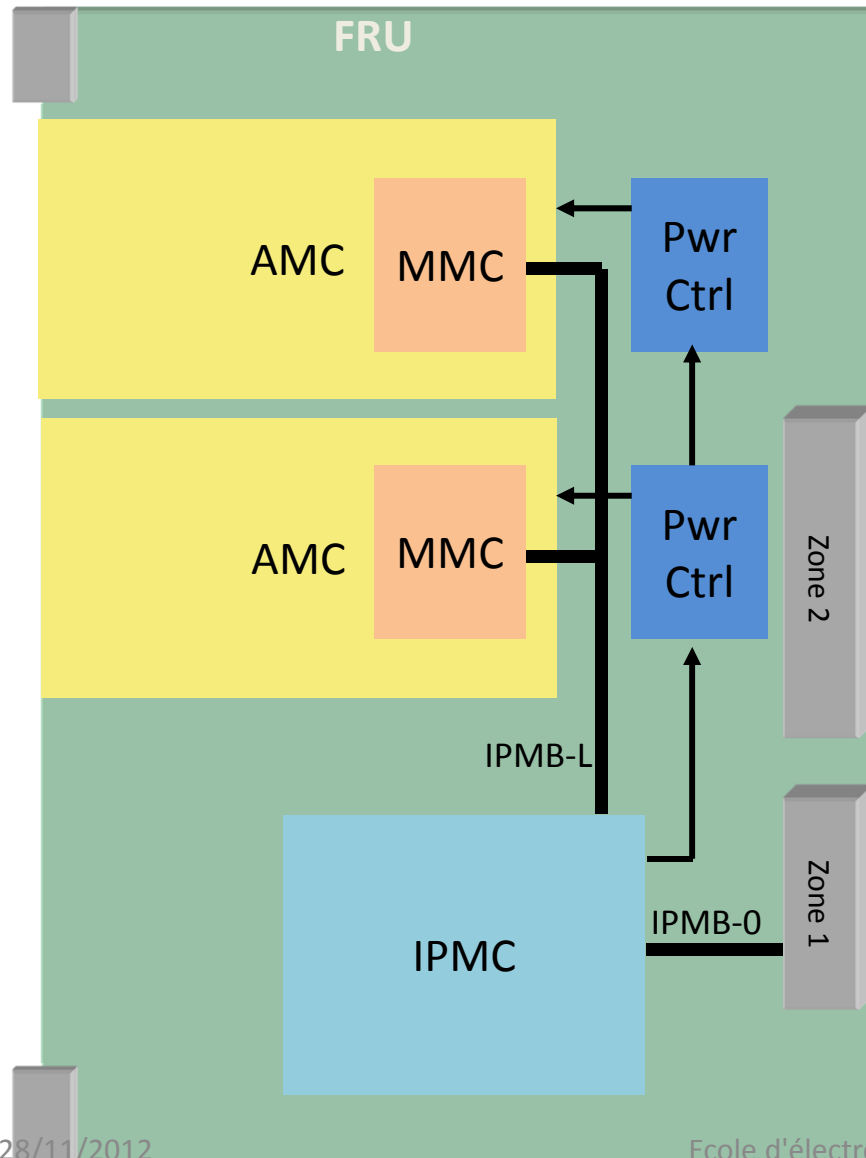
Power Management



FRU Management



AMC Management

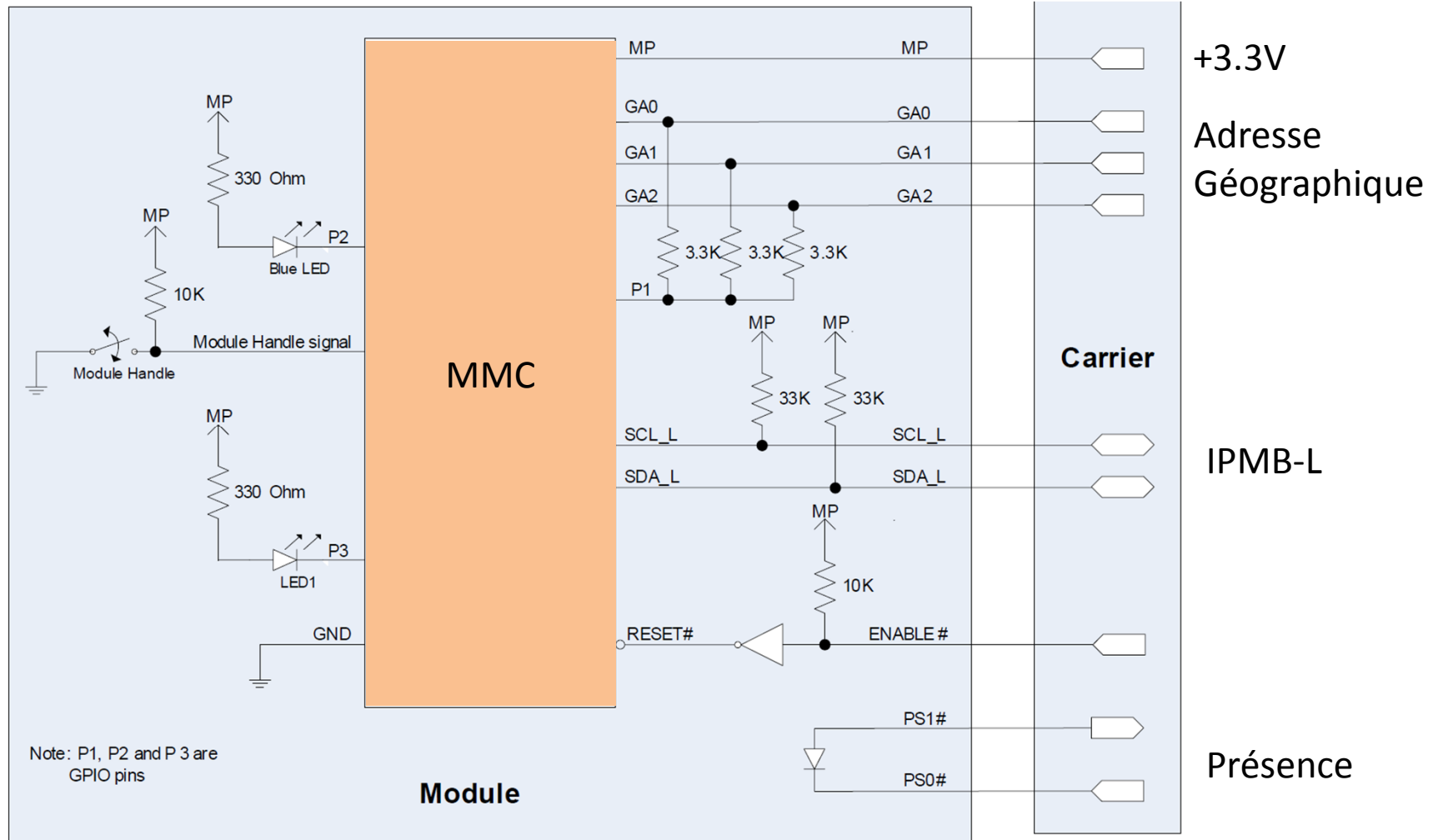


- MMC (Module Management Controller)
 - Connecte sur l'IPMB-L
 - Utilise un nombre limite de commandes IPMI
 - Gere les infos FRU, SDR et E-Keying
 - Payload control (reset...)
- L'IPMC joue le rôle de bridge entre le Shelf Manager et la MMC
- L'IPMC Gere le management de l'AMC

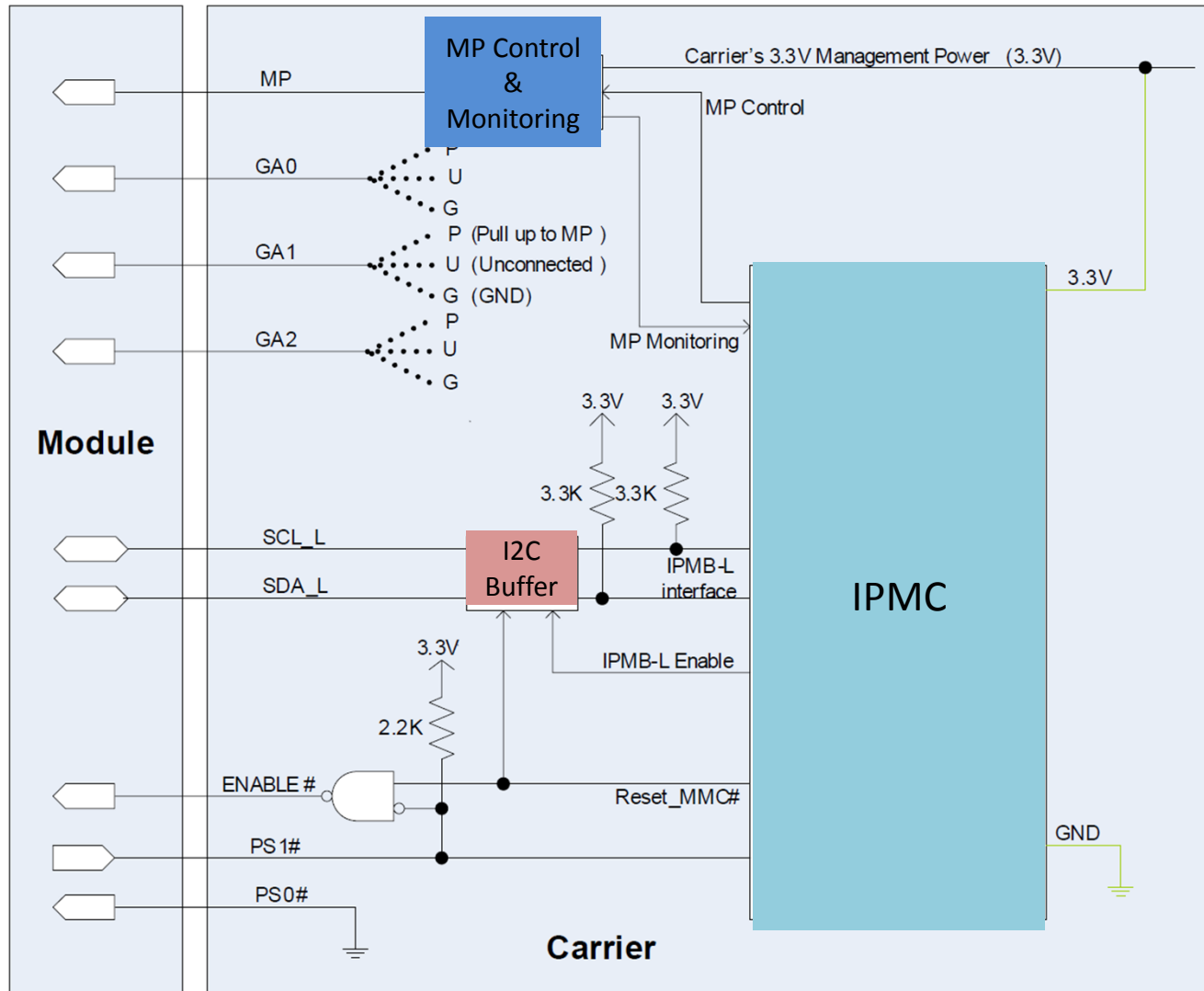
Solution MMC réalisée par le CPPM et supportée par le CERN



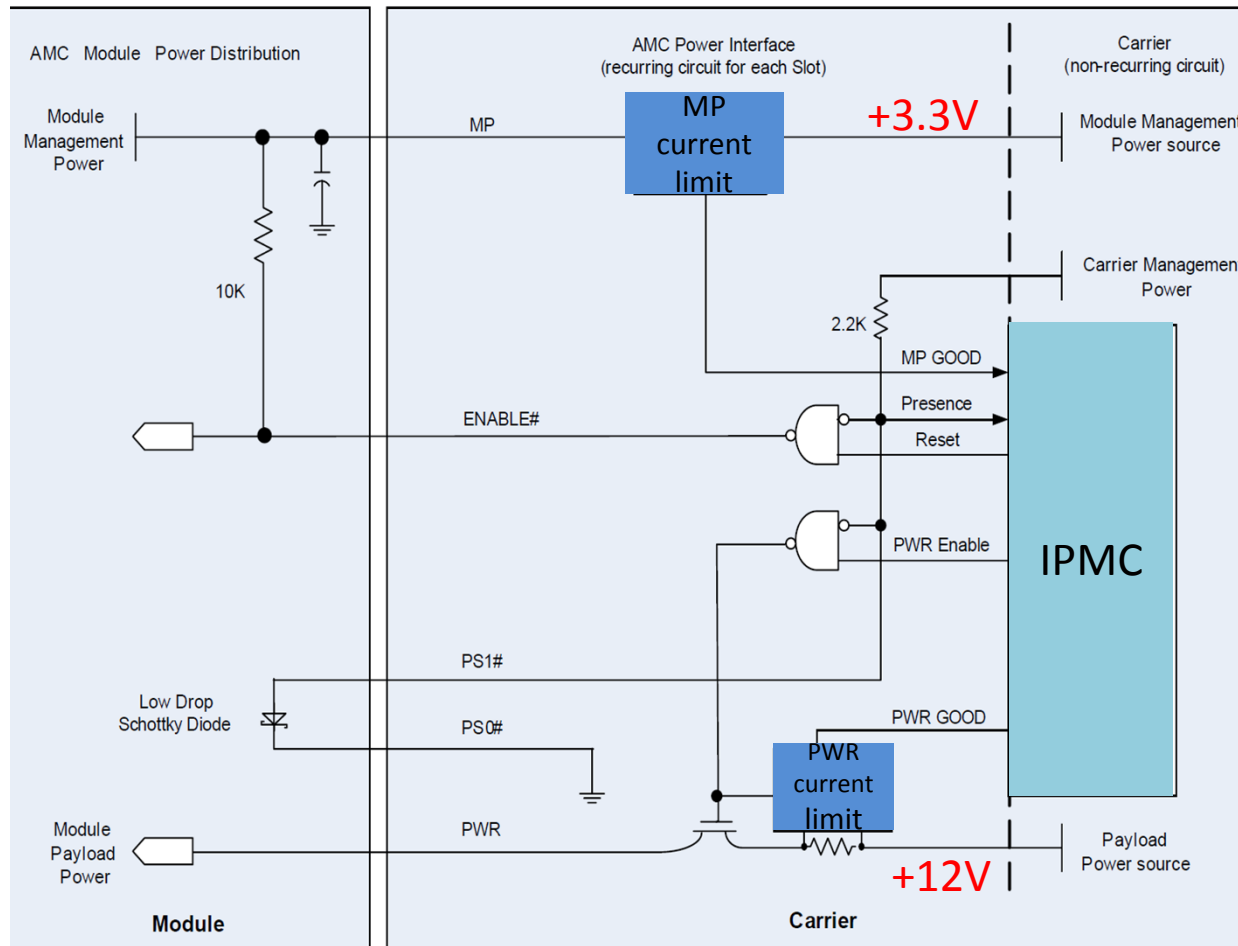
AMC Management Hardware



Carrier Management Hardware



AMC Power Distribution



- Puissance max:
 - Management Power (MP) 0,5W
 - Payload Power 80W
- Limiteurs de courant sur la carte porteuse
- Négociation de la puissance avec l'IPMC et le Shelf Manager

LAPP IPMC V1

IPM Controller

- PICMG 3.0 R3.0 – ATCA base specification
- IPMI v1.5 and relevant subset of IPMI v2.0

JTAG Master

- Controle de la chaine JTAG depuis Ethernet
- .XSVF file player
- Programmation des FPGAs la carte mere

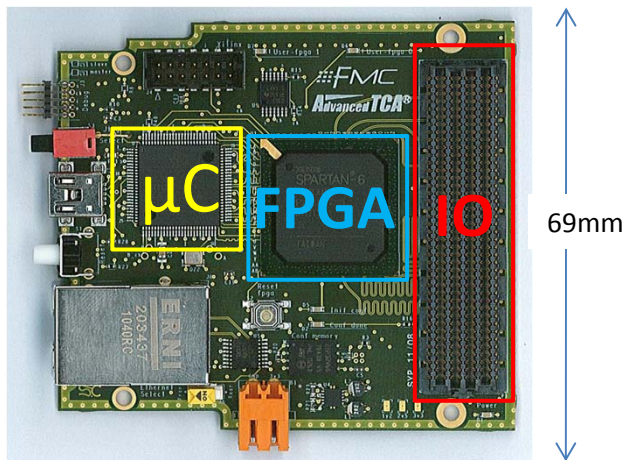
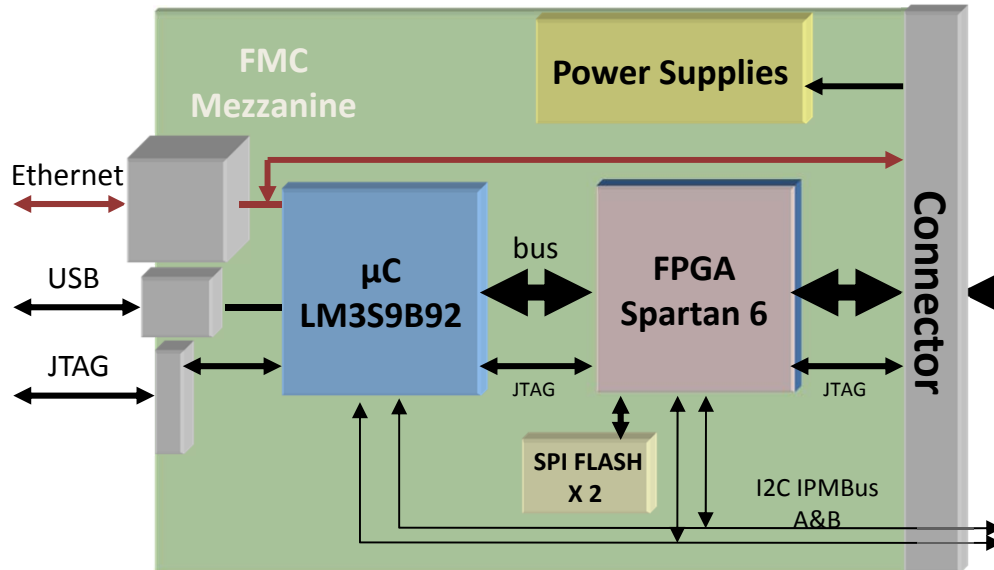
Configuration de la carte mere et surveillance

- Communication via liens LVDS

HARDWARE:

- FMC (FPGA Mezzanine Card) format
- Xilinx Spartan 6 for highly configurable I/O
- μ C ARM Cortex M3

- Pas de support des AMC
- Format trop grand



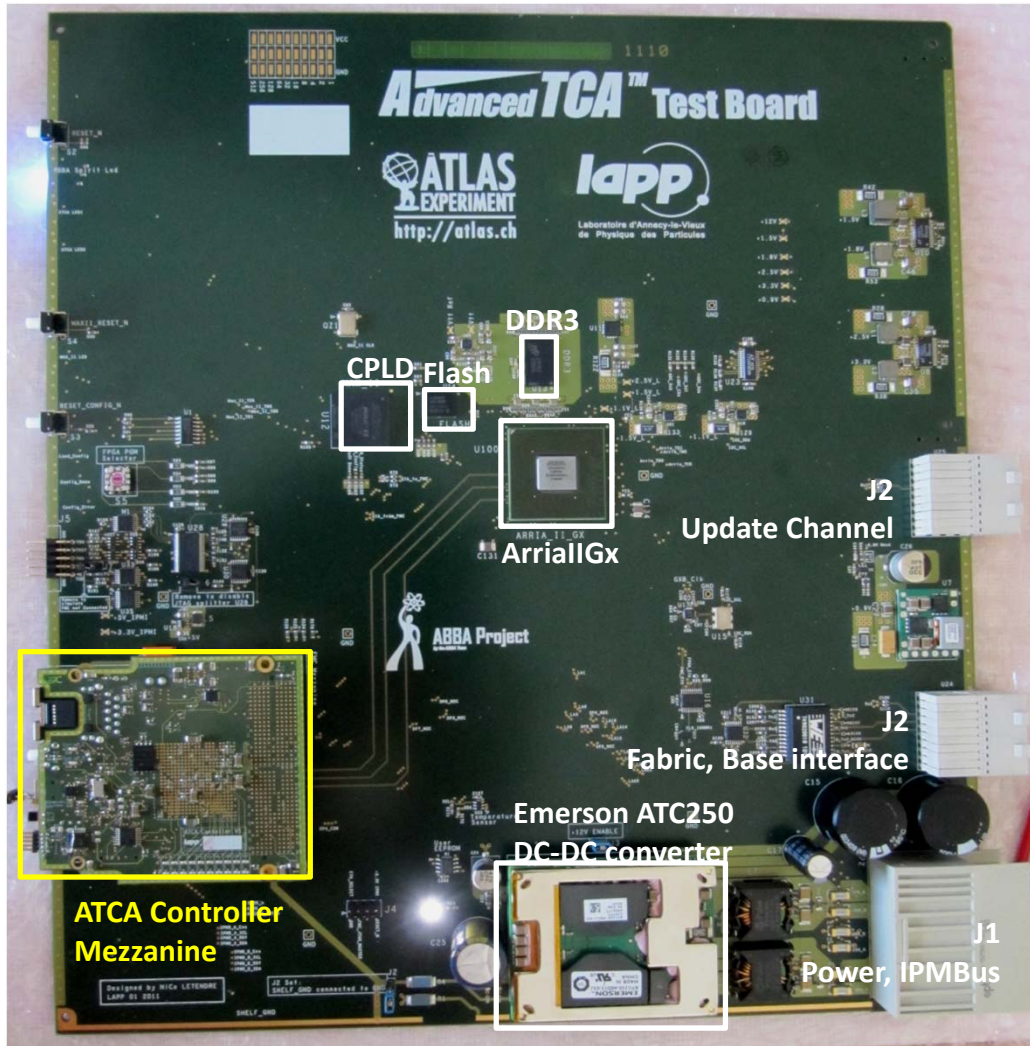
76.5mm

28/11/2012

Ecole d'électronique numérique - Fréjus

17

ATCA test board

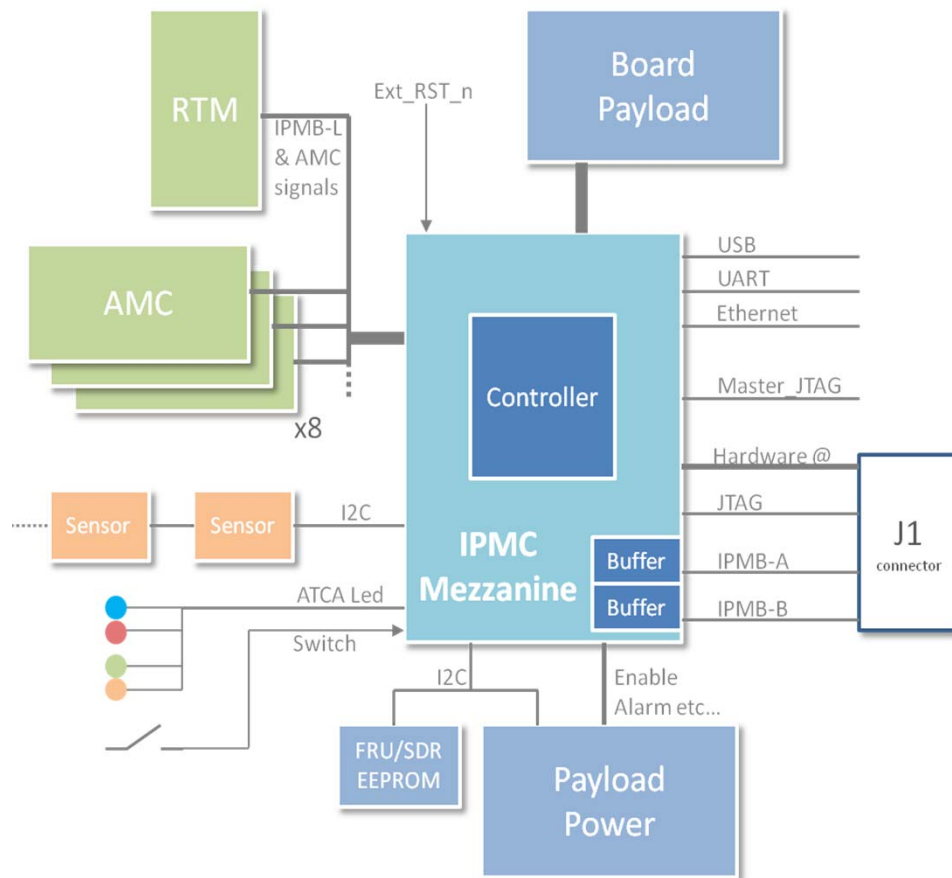


Tests :

ATCA CTRL Mezzanine :

- IPMC (IPM Controller) à travers l' IPMB
 - => Communication avec le Shelf manager
 - => ATCA power supplies management
 - => Hot swap (insertion switch)
 - => Enable DC/DC
 - => Alarm/failure diagnostic
- Configuration à travers Ethernet
 - => Firmware upload
 - => Optimal filtering coefficient upload
 - => Sensor reading
 - => Etc..

LAPP IPMC V2



- **Caractéristiques IPMC**

- IPMB_0 avec buffers intégrés, détection d'adresse
- Gestion du Hot-Swap avec Leds en face avant
- Gestion jusqu'à 8 AMC + RTM
- Gestion de l' Event LOG
- FRU & SDR via I2C
- Gestion des capteurs de la carte mère ATCA via I2C
- Gestion d'IO libre pour l'ajout de fonctionnalités IPMI (Payload interface, E-Keying)

- **JTAG Master**

- JTAG master via Ethernet (ATCA board debugging, firmware upgrade)

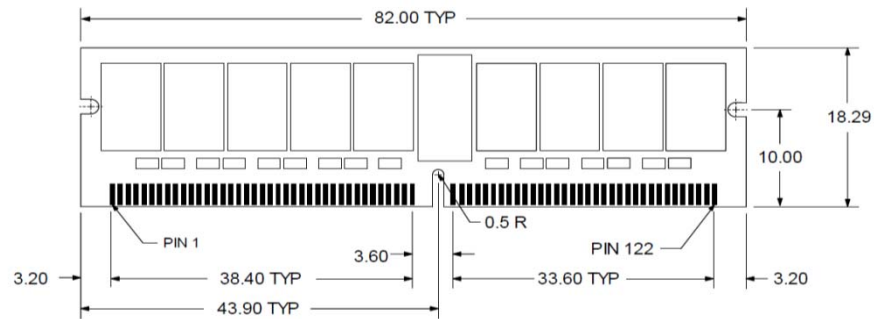
- **Custom interface**

- Possibilité d'ajouter des interfaces utilisateurs via des IO libres (ex: pilotage d'IO a travers Ethernet)

- **Autre**

- Interfaces USB and UART i(debugging etc..)

LAPP IPMC V2



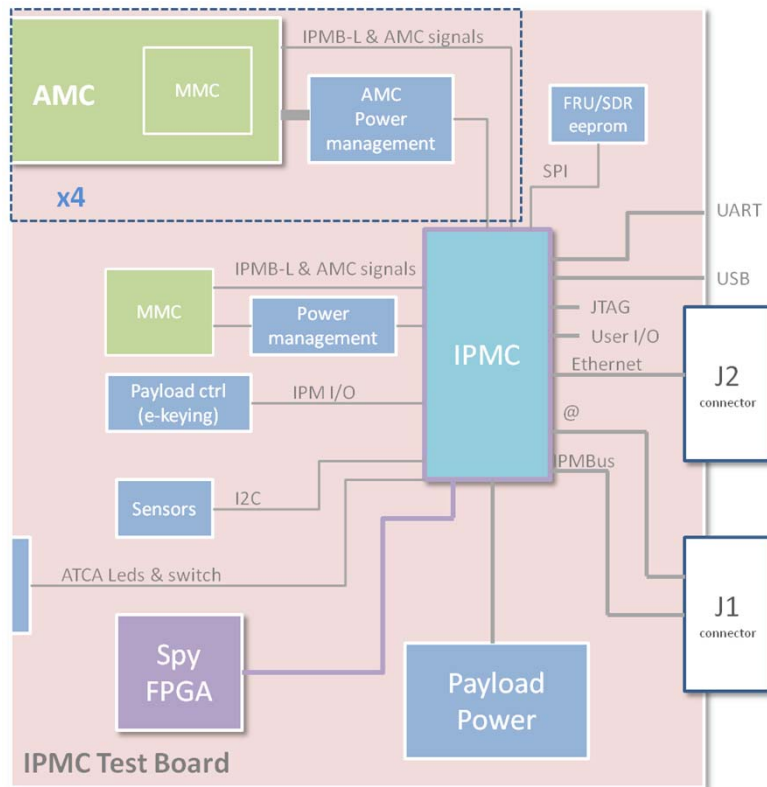
- Carte de petite taille, Format DDR3 VLP Mini-DIMM – Montage vertical sur la carte mère.
- Base sur 2 ARM CORTEX M4 uC (ST)



LAPP IPMC V2 test boards

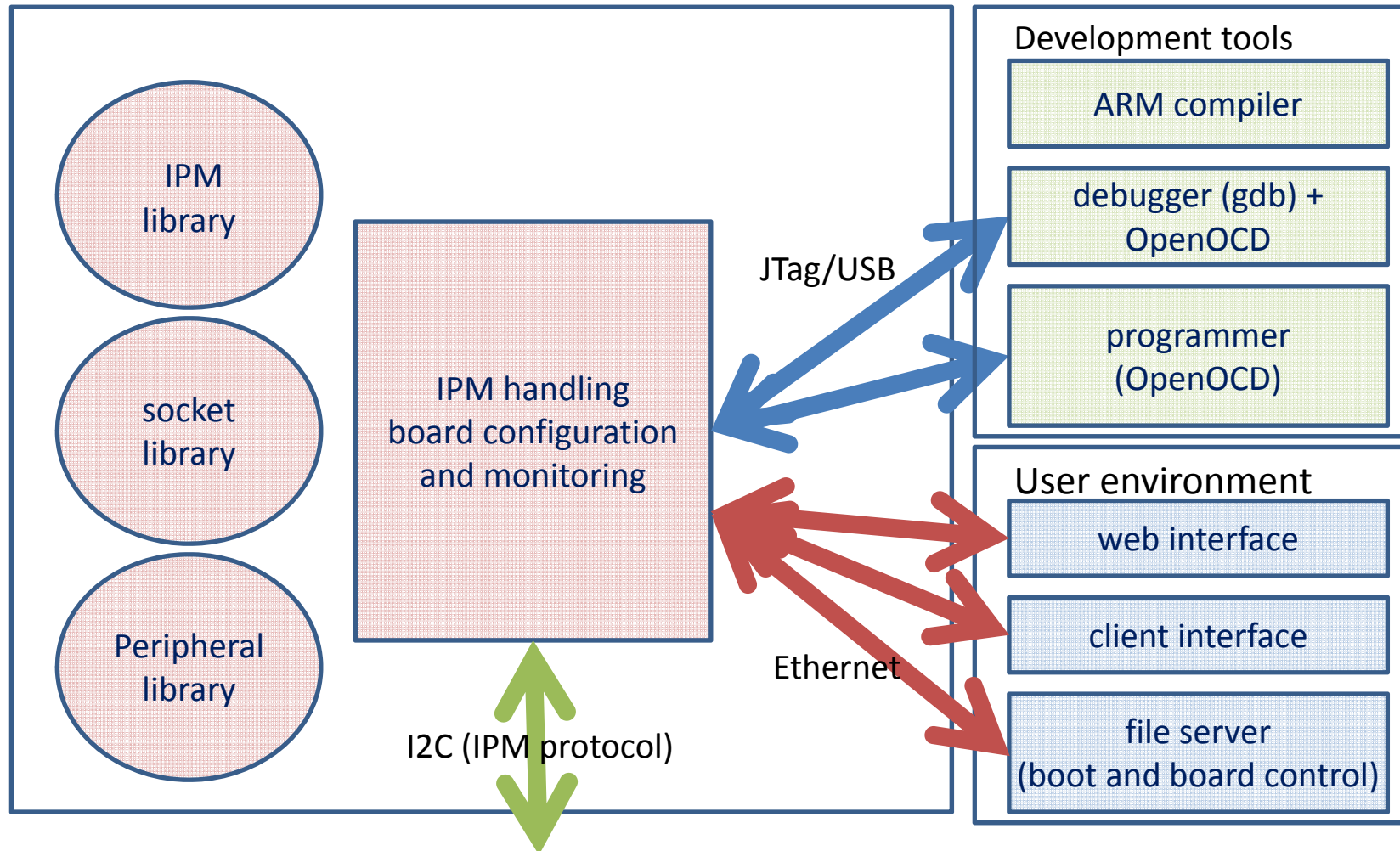


- Carte de test de “table” pour les tests basics et le développement du software



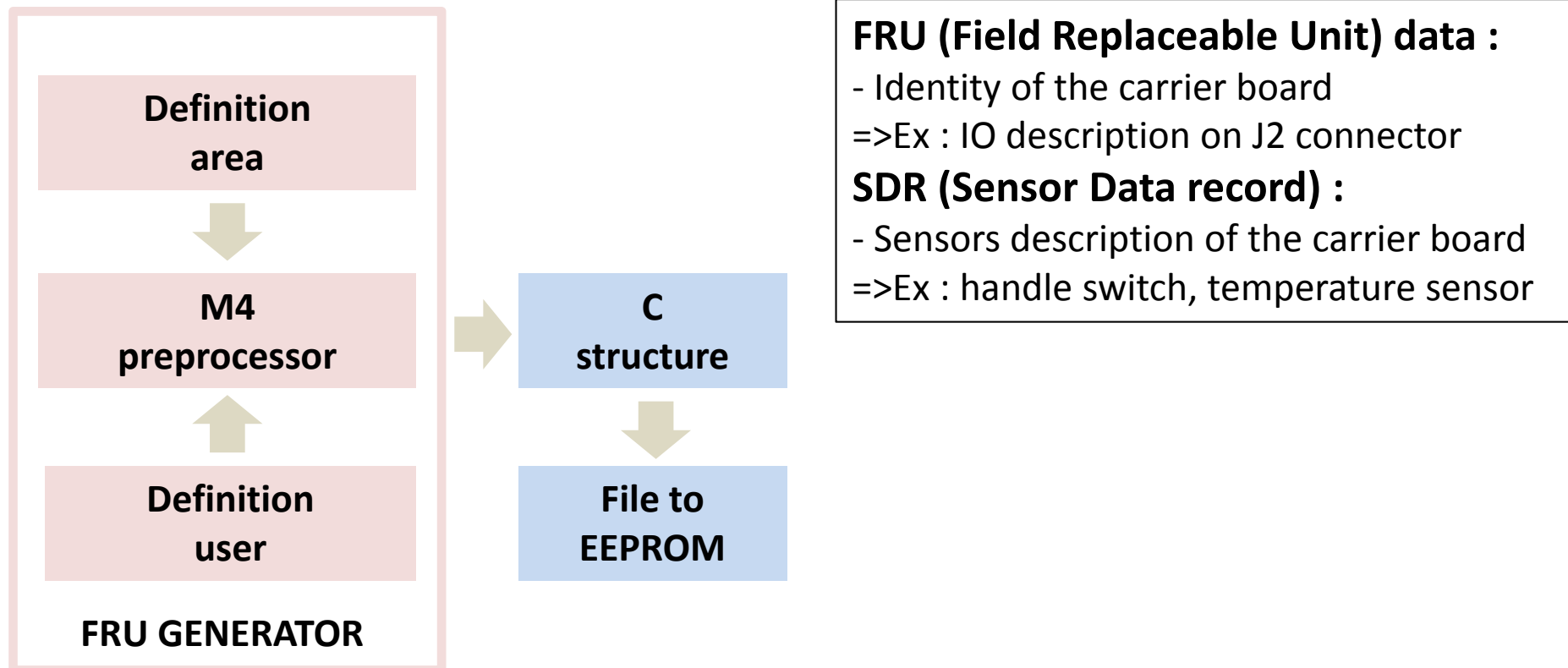
- ATCA test board V2
 - IPMC V2
 - Tests avec la MMC
 - Support de 4 AMC, avec différents contrôleurs de puissance pour l’AMC
 - Connections point a point entre 2 AMCs
 - 3eme AMC connectée a la Fabric Interface
 - FPGA espion connecte a tous les signaux de l’ IPMC. (mise au point et debug0

Software

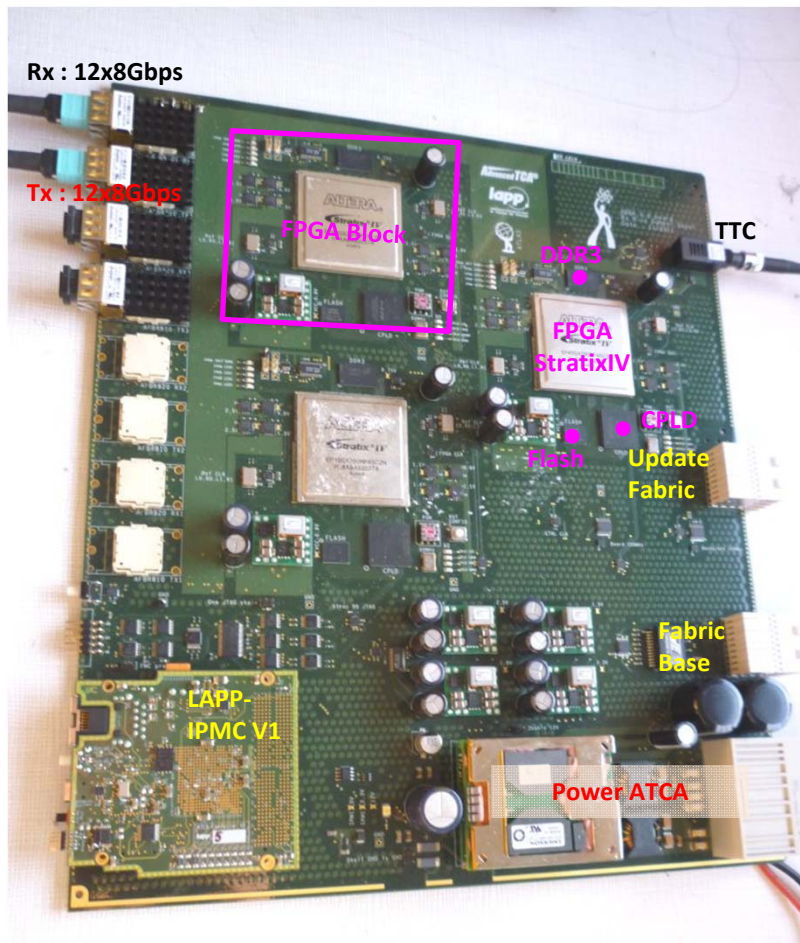


- Uniquement du Software Open Source
- Orienté "Plug-in" pour ajouter du code utilisateur

Software: FRU & SDR Generator



Cartes ATCA ATLAS ROD Demonstrator



- Originally designed for mastering fast links (optical & electrical) and FPGA technologies (DSP cells SerDes...).
 - Altera StratixIV FPGAs. DDR3. Flash & CPLD.
 - 4 * 12 Rx optical links 8Gbps.
 - 4 * 12 Tx optical links 8Gbps (Injector).
 - 2*8 links 8 Gbps between front & back FPGAs.
 - 2*8 links LVDS 1.6 Gbps between each FPGA.
 - Fabric & Update channels connected to back FPGA.
 - IPMC V1
 - Base interface connected to IPMC (10/100 MbE).
 - TTC interface.
- Tests ongoing (Only ATCA channels not yet exercised).
- Will be used during phase 0 for one FE crate digital trigger readout...